

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-075397

(43)Date of publication of application : 17.03.1998

(51)Int.Cl.

H04N 5/335

(21)Application number : 08-229643

(71)Applicant : HONDA MOTOR CO LTD

(22)Date of filing : 30.08.1996

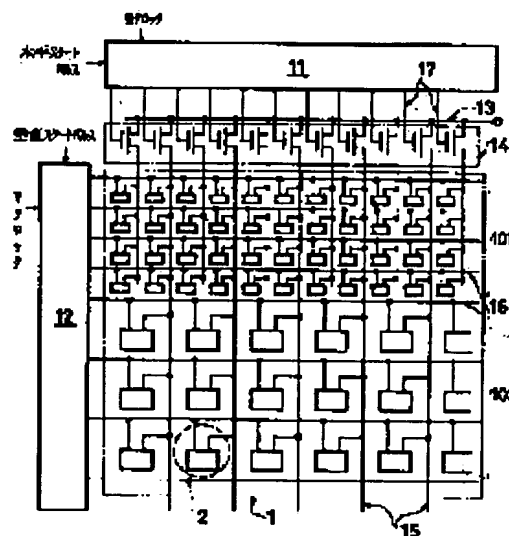
(72)Inventor : AOYAMA CHIAKI

## (54) SEMICONDUCTOR IMAGE SENSOR

## (57)Abstract:

PROBLEM TO BE SOLVED: To attain effective image display for forward monitor at a low cost by providing areas with different resolution on the same board so as to read required minimum image data from a remote point of a vehicle to the vicinity.

SOLUTION: Number of picture elements 2 are arranged neatly on the same plane to form a picture element array 1. A picture element density above the picture element array 1 is higher as a multiple of four from that of the lower part of the array, the upper part of the array forms a high density area 101 and the lower part of the array forms a low resolution area 103. Then the image pickup device is configured by forming both the areas on a signal board. Moreover, the picture element 2 is connected to a vertical selection line 16 to select each picture element and a vertical signal line 15 to extract an output signal. Through the constitution above, sensors are divided into a high resolution area corresponding to a scene or the like at a remote location of a road and a low resolution area corresponding to a road image just before the vehicle and the effective image display is attained with an inexpensive configuration.



## LEGAL STATUS

[Date of request for examination]

26.06.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-75397

(43)公開日 平成10年(1998) 3月17日

(51)Int.Cl.<sup>6</sup>

H 0 4 N 5/335

識別記号

庁内整理番号

F I

H 0 4 N 5/335

技術表示箇所

U

審査請求 未請求 請求項の数7 O L (全 9 頁)

(21)出願番号 特願平8-229643

(22)出願日 平成 8 年(1996) 8 月30日

(71)出願人 000005326

本田技研工業株式会社

東京都港区南青山二丁目1番1号

(72)発明者 青山 千秋

埼玉県和光市中央1丁目4番1号 株式会

社本田技術研究所内

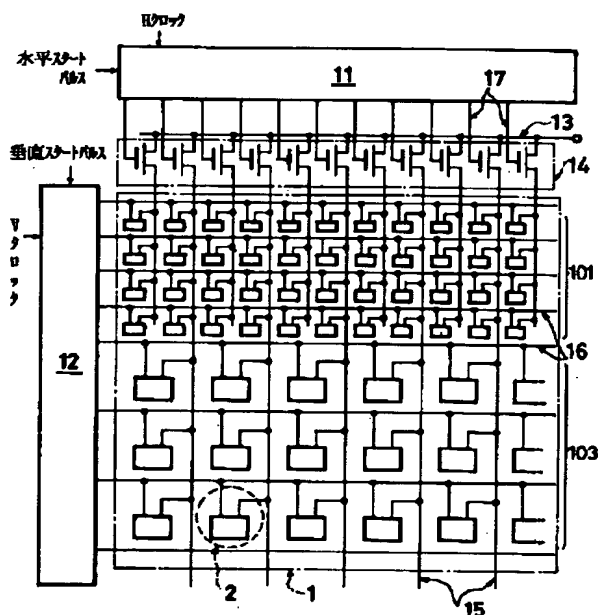
(74)代理人 弁理士 大西 正悟

(54)【発明の名称】 半導体イメージセンサ

(57)【要約】

【課題】 同一の基板上に形成された解像度の異なる領域を有する半導体イメージセンサによって車両遠方から車両近傍に至るまでの情景に対応して画像データを読み取り、不必要な画像データの取り込みをなくして画像データ処理負担の軽減を図ると共に、効果的な車両前方監視用の画像表示を可能とする安価な半導体イメージセンサを実現することを目的とする。

【解決手段】 同一の基板上に多数の受光素子が二次元的に配列され、一の受光素子からの出力を一の画素出力として画像信号を形成するように構成されており、特に基板上における受光素子の大きさ、配列密度を所定の部分ごとに変えて同一平面上において異なる解像度領域を有するように構成されている。特に車両前方監視用センサとして構成する場合には、解像度の異なる領域を水平方向に分割し、車両フロントからの風景に対応して、遠方情景に対応するセンサ画像上部を高解像度領域とし、近傍情景に対応するセンサ画像下部ほど解像度を荒くして低解像度領域とした撮像デバイスにしている。



**【特許請求の範囲】**

【請求項 1】 同一基板上において異なる解像度領域を設けたことを特徴とする半導体イメージセンサ。

【請求項 2】 同一基板上に多数の受光素子を二次元的に配列し、前記一の受光素子からの出力を一の画素出力として画像信号を形成する半導体イメージセンサであって、前記同一基板上における前記受光素子の配列密度を変えることにより同一平面上において異なる解像度領域を有するように構成したことを特徴とする請求項 1 に記載の半導体イメージセンサ。

【請求項 3】 水平方向に分割された前記異なる解像度領域を有し、遠方情景を撮像する受光部分を高解像度領域とするとともに、近傍情景を撮像する受光部分になるに従い低解像度領域にしていくことを特徴とする請求項 1 又は請求項 2 に記載の半導体イメージセンサ。

【請求項 4】 前記異なる解像度領域毎にそれぞれ独立したシャッタースピードコントロール回路を設けたことを特徴とする請求項 1 から請求項 3 のいずれかに記載の半導体イメージセンサ。

【請求項 5】 前記異なる解像度領域毎にクロック発生回路を設けたことを特徴とする請求項 1 から請求項 3 のいずれかに記載の半導体イメージセンサ。

【請求項 6】 少なくとも前記高解像度領域における画像信号を形成する画素出力を部分的に取り出すことのできる回路を設けたことを特徴とする請求項 1 から請求項 5 のいずれかに記載の半導体イメージセンサ。

【請求項 7】 前記高解像度領域における隣接した前記受光素子からの出力を複数個まとめて一の画素出力とする回路を設けたことを特徴とする請求項 1 から請求項 6 のいずれかに記載の半導体イメージセンサ。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】 この発明は多数の受光素子を二次元的に配列して画像形成を行う半導体イメージセンサに関し、さらに詳しくいえば、自動車等の車両に搭載され、その車両の位置を基準として、車両前方の建造物や先行車両等を含む前方環境を認識する車両前方監視用半導体イメージセンサに関する。

**【0002】**

【従来の技術】 車両前方監視センサは、これにより遠方から近傍まで連続的に続く白線を検出して車両の操舵制御を行ったり、道路構造物、先行車両等を含む前方環境を認識して車両の制動制御を行う場合など、自動車の自動運転システム等において使用される。この車両前方監視センサによって、特に高速道路において障害物を監視しようとした場合、車両の目前から二百数十メートル先までの対象物を判定することができなくてはならないが、そのためには非常に解像度の高い撮像素子を使ったカメラ等が必要であった。

【0003】 このため、従来は二つの一般的なテレビカ

メラを用い、一方は遠方監視用として望遠レンズを使用して遠方を細かく検知し、もう一方は近傍監視用として通常レンズを用いたカメラを使用して広視野角で検知し、二つのカメラの併用によって前方を監視するといった方法や、ハイビジョン用カメラの高解像度を利用して遠方及び近傍を同時に監視するといった方法等が採用されていた。

**【0004】**

【発明が解決しようとする課題】 しかしながら、このような従来方法に使用されるカメラはいずれも極めて高価であってハードウェアコストがかかりすぎるという問題があり、また、ハイビジョン用カメラ等の高解像度を利用して遠方及び近傍を同時に監視する方法にあっては、遠方の監視には適しているが、車両近傍の物体については検索する領域も増えることで画像処理時間も増えるだけでなく、必要な画像形成を行う上において不必要なデータも多量に取り込むこととなり、画像処理上、大きな負担となるという問題があった。

【0005】 ところで、監視する対象物によっては全てを同じ解像度で画像形成する必要のないものもあるし、特に解像度を高くして詳細な画像を必要とする場合もある。例えば、車両のフロントに設置された車両用前方監視カメラの場合には、図 1 に示すように、カメラにより撮像される情景の画像上方部ほど道路の遠方に対応し、カメラにより撮像される画像下方部ほど車両の目の前の道路等に対応している。従って、遠方情景に対応する画像上方部を高解像度で撮像できるようにし、近傍情景に対応する画像下方部を低解像度で撮像できるようにすれば、必要な画像形成を行いつつ取り込むデータをより少なくすることができ、画像処理負担を軽減することができただけでなく、より安価な前方監視用カメラを作成することも可能である。

【0006】 本発明はこのような観点よりなされたものであり、同一基板上に形成された解像度の異なる領域を有する半導体イメージセンサによって、車両遠方から車両近傍に至るまでの必要最小限の画像データを読み取り、安価で効果的な車両前方監視用の画像表示を可能とするとともに、不必要な画像データの取り込みをなくして画像データ処理負担の軽減された半導体イメージセンサを実現することを目的とするものである。

**【0007】**

【課題を解決するための手段】 この目的を達成するため、本発明に係る半導体イメージセンサは同一基板上に異なる解像度を有する領域を設けて構成されている。特にその構成例として第 1 の半導体イメージセンサは同一の基板上に多数の受光素子が二次元的に配列され、一の受光素子からの出力を一の画素出力として画像信号を形成するように構成されており、基板上における受光素子の大きさ、配列密度を所定の部分ごとに変えて同一平面上において異なる解像度領域を有するように構成されて

いる。このような構成にすれば、例えば、画像中央部の重要な部分は高解像度で表示し、その他はより低い解像度で表示することができるなど、不必要な画像データの取り込みを少なくした効果的な画像信号を得ることができるだけでなく、全体として画像処理負担の軽減も図ることができる。

【0008】本発明に係る第2の半導体イメージセンサはその構成を第1の半導体イメージセンサと同じくするが、解像度の異なるセンサ領域を水平方向に複数に分割し、センサにより撮像される遠方画像に当たる部分(図1の画像上方部)を高解像度領域とし、近景画像に当たる部分(図1の画像下方部)ほど解像度を荒くしていき、低解像度領域としている。

【0009】このような構成とすれば、この半導体イメージセンサを車両前部に配設し車両前方監視用センサに使用した場合には、例えばセンサ上部(センサ下部でもよい)を遠方用監視センサ領域として遠方に存在する小さな対象物を高解像度で検知し、センサ中央部及びセンサ下部(上部でもよい)においては前方数十メートルから車両目前までの道路上の比較的大きな対象物を中度から低度の解像度で検出して画像表示することができるため、センサが必要以上に多量のデータを取り込むことができなくなり、画像処理負担の軽減を図りつつ必要な画像を得ることができる。

【0010】本発明に係る第3の半導体イメージセンサは、前記第1及び第2の半導体イメージセンサにおいて、異なる解像度領域ごとにそれぞれ独立したシャッタースピードコントロール回路を設けて構成されている。

【0011】このような構成にすると、例えば、センサ受光部の高解像度領域が遠方情景を監視するように設定されている場合には、車両走行中の遠方情景はゆっくり変化するため高解像度領域のシャッター時間を比較的に長く設定し、画素感度の低い遠方情景に対する感度を確保することができ、一方、近傍の対象物ほど情景変化が速いため低解像度領域のシャッター時間を短くして、画像の鮮明度を確保するなど、各解像度領域ごとにシャッター速度を変えて露光時間を調節することができる。なお、このような露光時間の調整は異なる解像度領域毎にそれぞれ独立したクロック発生回路を設けることによりフレーム時間を調節することによっても達成することができる。

【0012】本発明に係る第4の半導体イメージセンサは、異なる解像度領域を有する第1から第3の半導体イメージセンサにおいて、少なくとも高解像度領域の画像信号を形成する画素出力を部分的に取り出し可能な回路を設けて構成されている。高解像度領域から読み出される画像情報(画素出力の集合)は、その情報量が極めて大きくなるが、場合によっては、高解像度領域から得られる画像情報の全てを使用して画像形成する必要がない場合もある。このような構成にしておけば、適正な画素

出力だけを選択して画像データとし、部分的に画像表示することができるとともに画像処理負担も同時に軽減することができる。

【0013】本発明に係る第5の半導体イメージセンサは、異なる解像度領域を有する第1から第4の半導体イメージセンサにおいて、少なくとも高解像度領域における隣接した複数個の受光素子からの画素出力をまとめて、一の画素出力とする回路を設けて構成されている。このような構成にすると、特に高解像度を必要としない場合には、画像情報量を少なくすることができ、画像処理負担を軽減させることができると共に、イメージセンサ全体の画像を同一解像度の画像として表示させることもできる。

【0014】

【発明の実施の形態】以下、本発明の実施の形態を図面を用いて説明する。図2はMOS形撮像デバイスを用いて構成した本発明に係る第1の半導体イメージセンサの構成図である。無数の画素2が同一平面上に整然と配列され、画素アレイ1が形成されている。画素アレイ1上部(図面上部)は画素密度がアレイ下部より4倍ほど高く、アレイ上部が高解像度領域101を形成し、アレイ下部が低解像度領域103を形成している。そして、両領域を含んで単一基板上に形成された半導体イメージセンサの撮像デバイスを構成している。なお、画素2は画素2を選択するための垂直選択線16と出力信号を取り出す垂直信号線15に接続されている。

【0015】画素2は図3に示すようにフォトダイオード21と垂直スイッチング用のMOSTランジスタ22により構成されており、フォトダイオード21のアノードが接地されるとともにそのカソードがMOSTランジスタ22のソースに接続され、MOSTランジスタ22のドレインが出力としての垂直信号線15に接続されている。そして、そのゲートが垂直選択線16に接続され、垂直選択線16を通して供給される選択パルスにより垂直スイッチング用のMOSTランジスタ22のチャンネル開閉が制御される。

【0016】垂直信号線15の一端は水平スイッチング用のMOSTランジスタ14のソースに接続され、MOSTランジスタ14のソースドレイン間を介して垂直信号線15が映像出力線13に接続されている。水平スイッチング用のMOSTランジスタ14のゲートは水平選択線17に接続されており、水平選択線17を通して供給される走査パルスによりMOSTランジスタ14のスイッチングが制御される。

【0017】画素2の数は表示しようとする画面の大きさ、求める画像の解像度によっても異なるが通常、低解像度であっても数百×数百の単位で構成される。従って、画素選択のために配設される垂直選択線16、水平選択線17の数は画素2と同じくそれぞれが数百本ずつ必要とされる。この垂直選択線16及び水平選択線17

の選択のために供給されるパルスは二つのシフトレジスタ（水平シフトレジスタ11、垂直シフトレジスタ12）から出力されるが、二つのシフトレジスタは共に連関した二つのクロック（Hクロック、Vクロック）に同期して作動するため、出力パルスは共にクロック同期したものである。

【0018】以上のように構成された半導体イメージセンサの動作を以下に説明する。垂直シフトレジスタ12は垂直スタートパルスが入力された後、Vクロックに同期して選択パルス（データ読み込み用）を発生させ、この選択パルスを画素アレイ1の各行（垂直選択線16）に順番に印加（垂直走査）していく。

【0019】この選択パルスが垂直選択線16に接続される垂直スイッチング用のMOSトランジスタ22のゲートに供給され、そのパルスが供給されている間、MOSトランジスタ22が導通し、対象物からの反射光を受けてフォトダイオード21に蓄積されていた信号電荷が垂直信号線15に送られる。なお、このとき垂直選択線16の選択パルスが印加されていない画素2のフォトダイオード21はそのまま電荷の蓄積を続けている。

【0020】水平シフトレジスタ11は水平スタートパルスが入力された後、Hクロックに同期して、走査パルス（データ読み出し用）を発生させ、この走査パルスを水平スイッチング用のMOSトランジスタ14のゲートに印加する。この走査パルスの印加により、水平スイッチング用のMOSトランジスタ14が順次、導通していくと、垂直信号線15に一時的に蓄えられていた信号電荷が順次、映像出力線13に移り、映像出力線13の出力端から時系列の映像信号として取り出される。

【0021】このような走査型の半導体イメージセンサでは、一般に選択パルスが一つの垂直選択線16を選択している間に、水平スイッチング用のMOSトランジスタ14の全てが一度、走査パルスによって選択され、画素アレイ1の一行の画素出力が垂直信号線15を介して映像出力線13に出力される。選択パルスによって垂直選択線16が垂直方向に垂直走査されていくに従い、一画面の画像データを全て映像出力線13に出力する。

【0022】このとき、垂直信号線15に信号電荷が移送された直後に映像出力線13に出力できるように走査パルスと選択パルスがコントロールされているだけでなく、低解像度領域103では、高解像度領域101の走査パルス周期より2倍長い周期の走査パルス間隔となっており、一行（一つの選択線16）の選択時間中の走査パルス数を高解像度領域101における走査パルス数と同じくし、不必要な画像データの取り込みが行われないように構成されている。

【0023】ところで、第4図に示すように異なる解像度領域毎に、それぞれ異なる画像データの読み込み、読み出しを行うコントロール回路（垂直シフトレジスタ11a、11b垂直シフトレジスタ12a、12b及び水

平スイッチング用MOSトランジスタ14a、14b等）を設けて構成することも可能であり、このように構成すれば、低解像度領域103における選択時間や走査時間を高解像度領域101におけるそれらと同じく高速にすることができ、画像データ収集の時間を短くすることができる。

【0024】以上は撮像デバイスの画素アレイ1を水平方向に2分割した場合について説明したが、本願発明は水平方向の分割に限られるものではなく、また2分割の場合に限らず多分割することも可能である。しかし、車両搭載用の前方監視センサでは、高速道路等における監視対象として図1に示すような情景が多く、このため本発明にかかる第2の半導体イメージセンサでは図5に示すごとく、画素アレイ1を水平方向に3分割し、画素アレイ1上部を遠方監視用として高解像度領域101とし、前方数十メートル先を中近傍用の中解像度領域102とし、監視領域の広い車両目前を低解像度領域103とし、全体として一つの撮像デバイスを構成している。このように構成すると、画像表示の鮮明度を確保しつつ画像処理負担の軽減を図る上から極めて効果的である。

【0025】第6図は本発明に係る第3の半導体イメージセンサに関する実施の態様であり、異なる2つの解像度領域を有する半導体イメージセンサの異なる解像度領域毎にそれぞれ独立したシャッタースピードコントロール回路を設けた場合の構成図である。これは水平シフトレジスタ11の出力である水平選択線17と、水平スイッチング用のMOSトランジスタ14aのゲートとの間に、水平選択線17と同数の2入力オア回路32を設け、オア回路32の一方の入力に水平選択線17を接続し、他方の入力に信号電荷の放出時間を設定するシャッタースピード設定回路321の出力を接続して構成されている。

【0026】また、画素アレイ1の垂直方向に関しても同様に、垂直シフトレジスタ12の出力である垂直選択線のうち高解像度領域101に対応する垂直選択線160と垂直スイッチング用MOSトランジスタ22（図3参照）の間に、垂直選択線160の数と同数の2入力オア回路32を設け、オア回路32の一方の入力に高解像度領域101に対応する垂直選択線160を接続し、他方の入力に前記シャッタースピード設定回路32の出力を接続して構成されている。また、映像出力線13の出力端にはアナログスイッチ131が設けられており、通常は映像出力線13を出力端に導通させておき、シャッタースピードコントロール回路が作動されたときには、シャッタースピード設定回路321の出力パルス（露光制御パルス）に同期して、信号電荷の放出時間だけアナログスイッチ131がグランド側に接続される。

【0027】低解像度領域103についても全く同様な構成でシャッタースピードコントロール回路が設けられており、シャッタースピード設定回路321、オア回路33

及びアナログスイッチ 132 もそれぞれ異なる領域毎に独立に設けられていることから、これらシャッタースピードコントロール回路はそれぞれ異なる解像度領域毎に独立して作動させることが可能である。

【0028】このような構成にすると、垂直スイッチング用の MOS トランジスタ 22 のゲート及び水平スイッチング用の MOS トランジスタ 14 のゲートにそれぞれ供給される選択パルス及び走査パルスに代わって、露光制御パルスをシャッタースピード設定回路 321 又は同 332 から直接かつ同時に各ゲートに供給することができ、各画素 2 に蓄積されていた信号電荷を全て撮像デバイス外に放出させることができるため、新たな露光時間を設定することができる。このため、走行中の画像変化の相対速度に対応して、シャッター時間（すなわち露光時間）を長くしたり短くしたりすることもでき、画素感度を自由に変更することができる。

【0029】例えば、車両走行中に画素アレイ 1 の上部高解像度領域 101 が遠方情景の監視用に設定されている場合には、遠方情景は車両から見るとゆっくり変化するため、露光時間を長くし、画素感度が低下する高解像度領域 101 の遠方情景に対するデータ取り込み感度を確保したり、近傍情景は車両から見ると速く変化するため露光時間を短くして、画像の鮮明さを確保するしたりすることができる。

【0030】なお、このようなシャッタースピードコントロール回路は、前述のようなシャッタースピード設定回路 321、332 や多数のオア回路 32、33 等を設けることなく、他の方法によっても実現することができる。例えば、第 4 図に示すように、異なる解像度毎にクロック発生回路 18、19 とこのクロック信号によってシフトレジスタを制御する制御回路 30、31 を設け、この制御信号によって異なる解像度毎にフレーム時間を変更してもよい。

【0031】第 7 図は画素アレイ 1 の高解像度領域 101 における画像信号を形成する画素出力を部分的に取り出すことができるようにした本発明に係る第 4 の半導体イメージセンサの実施例である。この実施例における画像信号の部分取出回路は上述してきた半導体イメージセンサに、水平シフトレジスタ選択回路 41 と映像出力線 13 上に配設された出力選択回路 42 とを設けて構成されている。

【0032】例えば、画像データを形成するデバイスである画素アレイ 1 は垂直方向、水平方向共に数百単位の画素数を有して構成されている場合が多いが、この場合には画素列を選択する走査パルスを発生させる水平シフトレジスタ 11 は 1 つの選択時間（1 つの垂直選択線が選択されている時間）を数百に時分割して水平選択線 17 を選択する走査パルスを発生させる必要がある。この場合、水平シフトレジスタ 11 を 1 つの連続した大レジスタとして構成するのではなく、例えば 50 進の小シフ

トレジスタを 111 から 11n まで直列に接続して、通常は全体として 1 つの水平シフトレジスタ 11 が形成されるように構成しておく。

【0033】このように構成しておく、高解像度領域 101 の一部の画像のみを拡大表示させたいような場合には、対応する画素アレイ 1 の水平選択線 17 に走査パルスを供給する小シフトレジスタ（例えば 112～119 までのシフトレジスタ）のみを水平シフトレジスタ選択回路 41 によって選択し、この小シフトレジスタによって選択される垂直信号線 15 の画素出力信号のみを映像出力線 13 に出力できるようにすることができる。

【0034】この場合、水平選択線 17 の全てを走査しながら、必要な小シフトレジスタ（例えば 112～119）によって選択される水平選択線 17 に対応した垂直信号線 15 の画素出力信号のみを出力選択回路 42 によって選択して出力することもできるし、また、時間短縮のために、水平シフトレジスタ選択回路 41 によって選択された小シフトレジスタ（112～119）の間でのみ走査して部分画像データを形成する画素出力信号のみを映像出力線 13 に出力することもできる。

【0035】このように構成しておけば、例えばトンネル内を走行している場合のように、情報量の大きい高解像度領域 101 からの画素データ出力の全てを使用して画像形成する必要がなく、必要な一部分の画像のみを表示させたい場合においては、適正な画素データ出力のみを選択処理して映像出力線 13 に出力することができるため、画像処理負担の軽減を図ることができる。

【0036】第 8 図は、特に山道走行中であって、前方に山が迫っている場合のように、特に高解像度を必要としない場合において、高解像度領域 101 の隣接した 4 個の画素出力を一にまとめて 1 画素出力とすることができるようにした本発明に係る第 5 の半導体イメージセンサを示すものである。この半導体イメージセンサは水平シフトレジスタ 11 の出力である隣接する 2 本の水平選択線 17 と、それぞれの水平選択線 17 に対応する 2 つの水平スイッチング用の MOS トランジスタ 14 のゲートとの間に 1 つの水平選択線結合回路 52 を設け、全体として水平選択線 17 の数の半数の水平選択線結合回路 52 を配置して構成されている。

【0037】また、画素アレイ 1 の垂直方向に関しても同様に、垂直シフトレジスタ 12 の出力である高解像度領域 101 の隣接する 2 本の垂直選択線 16 と、それぞれの垂直選択線 16 に対応する 2 つの垂直スイッチング用 MOS トランジスタ 22（図 3 参照）のゲートとの間に 1 つの垂直選択線結合回路 51 を設け、全体として高解像度領域 101 の垂直選択線 16 の数の半数の垂直選択線結合回路 51 を垂直シフトレジスタ 12 に沿って配置して構成されている。

【0038】一の垂直選択線結合回路 51 の構成を第 9 図に示す。垂直選択線結合回路 51 は 3 つのオア回路と 1 つ

のアンド回路によって構成されている。垂直シフトレジスタ 12 の出力線である垂直選択線 16 のうち、隣接する 2 本の垂直選択線 16 a、16 b がオア回路 52 の入力に接続され、その出力がアンド回路 53 の一方の入力に接続されている。アンド回路 53 の他方の入力には解像度の変更を制御する解像度選択回路 50 からの制御信号が入力される。そして、このアンド回路 53 の出力と垂直選択線 16 a の選択パルスとの論理和（オア回路 54）取られ、その出力が垂直選択線 16 a の代わりに新たな垂直選択線 16 a' として元の垂直選択線 16 a に対応した垂直スイッチング用 MOS トランジスタ 22 のゲートに供給される。

【0039】さらに、アンド回路 53 の出力はオア回路 55 の入力にも接続され、アンド回路 53 の出力と垂直選択線 16 b の選択パルスとの論理和も取られ、その出力が垂直選択線 16 b の代わりに新たな垂直選択線 16 b' としてもとの垂直選択線 16 b に対応した垂直スイッチング用 MOS トランジスタ 22 のゲートに供給されている。水平選択線結合回路 52 も全く同様の構成であり、この回路 52 は水平シフトレジスタ 11 と水平スイッチング用の MOS トランジスタ 14 のゲートとの間に配設されて構成されている。

【0040】このように構成された選択線結合回路 51、52 の動作を説明する。通常通り、高解像度を選択しておく場合には解像度選択回路 50 の出力は低レベルのままであり、従って、アンド回路 53 の出力は常に低レベルである。このため、垂直シフトレジスタ 12 から垂直選択線 16 a、16 b に供給される選択パルスは、それぞれオア回路 54、55 を通って直接垂直スイッチング用 MOS トランジスタ 22 に供給される。

【0041】2つの選択パルスがそれぞれの選択線 16 a、16 b にシフトした状態で供給される場合には、この 2 本の選択線によって映像出力線 13 に 2 つの画素データを含む出力が得られることになる。この動作は水平シフトレジスタ 11 側においても同様であり、結局、互いにシフトした 2 つの選択パルス及び走査パルスがそれぞれの選択線 16、17 に供給される場合には、この 4 本の選択線によって映像出力線 13 に 4 つの画素データを含む出力が得られることになる。

【0042】今、高解像度を必要としない場合には、解像度選択回路 50 の出力をハイレベルにセットする。するとアンド回路 53 はゲートとして常に解放されたままとなり、垂直選択線 16 a に生じた選択パルスは選択線 16 a と 16 b を同時に選択することになる。また、時間が経過して垂直シフトレジスタ 12 がシフトし、垂直選択線 16 b に選択パルスが生じて同じく 16 a と 16 b を同時に選択することになる。従って、垂直信号線 15 にはただ 1 つの画素データ信号のみが出力される。

【0043】この画素データ信号を映像出力線 13 に出力するための水平選択線 17 に生じる走査パルスについ

ても同様であり、従って、隣接する 4 つの画素からはただ 1 つの画素データを含む出力が得られることになる。なお、本実施例では隣接する 4 つの画素 2 から 1 つの画素出力を得る場合について説明したが、4 つとは限らず 9 画素から 1 出力を得ることもでき、さらに任意に構成することも可能である。

【0044】このような構成にすると、高解像度領域 101 の画素出力を隣接する画素ごとにまとめて出力することができるため、特に高解像度の画像を必要としない場合には、画像処理負担の軽減を図ることができる。また、高解像度領域 101 を低解像度領域 103 の 4 倍の解像度を有するように構成している場合には、4 つの隣接する画素をまとめて 1 つの画素出力が得られるようにすれば、半導体イメージセンサ全体の画像を同一解像度の画像として表示することができる。

【0045】

【発明の効果】このように、同一基板上に解像度の異なる領域を形成した半導体イメージセンサとすれば、不必要な情報を除外しつつ、安価な構成で効果的な画像処理が可能なイメージセンサを構成することができる。特に本発明に係る半導体イメージセンサを車両前方監視センサとして使用する場合には、センサを道路遠方の景色等に対応する部分と、車両目の道路画像に対応する部分とに分け、道路遠方部に対応する部分を高解像度領域とし、目の景色に対応する部分に行くに従って低解像度領域となるようにすることにより、安価な構成で効果的な画像表示を可能としたイメージセンサを提供することができる。その結果、センサが必要以上に画像データを取り込む必要がなくなり、画像処理負担の軽減されたイメージセンサとすることができる。

【図面の簡単な説明】

【図 1】車両監視用センサが取り込む典型的な画像の一例である。

【図 2】本発明に係る第 1 の半導体イメージセンサの構成図である。

【図 3】MOS 形半導体イメージセンサの一画素の構成を示す拡大図である。

【図 4】本発明のかかる第 1 の半導体イメージセンサの他の構成を示す構成図である。

【図 5】本発明に係る半導体イメージセンサの画素アレイを水平方向に 3 分割した場合の画像構成例である。

【図 6】本発明に係る半導体イメージセンサにシャッタースピードコントロール回路を設けた場合の構成図である。

【図 7】本発明に係る半導体イメージセンサに画像の部分取出回路を設けた場合の構成図である。

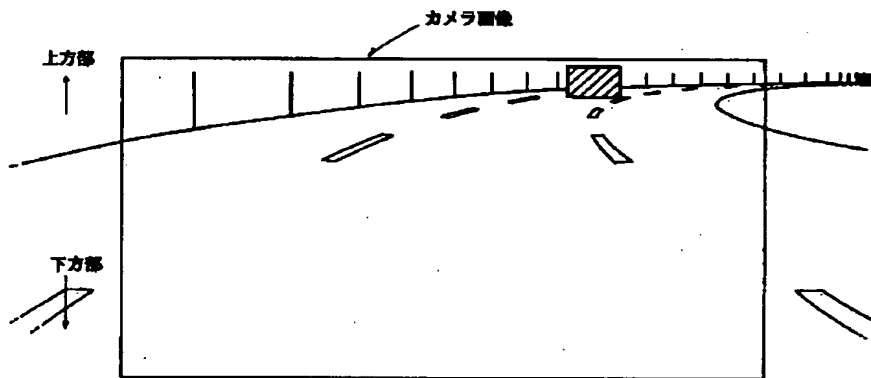
【図 8】複数の画素出力をまとめて一の画素出力とすることができる回路を設けた本発明に係る半導体イメージセンサの構成図である。

【図 9】一の選択線結合回路の構成例を示す図である。

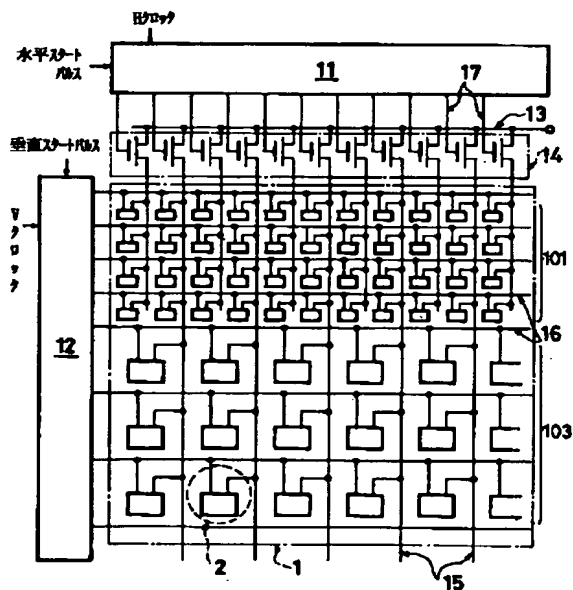
## 【符号の説明】

- |    |                    |       |                    |
|----|--------------------|-------|--------------------|
| 1  | 画素アレイ              | 16    | 垂直選択線              |
| 2  | 画素                 | 17    | 水平選択線              |
| 11 | 水平シフトレジスタ          | 18、19 | クロック発生回路           |
| 12 | 垂直シフトレジスタ          | 21    | フォトダイオード           |
| 13 | 映像出力線              | 22    | 垂直スイッチング用MOSトランジスタ |
| 14 | 水平スイッチング用MOSトランジスタ | 101   | 高解像度領域             |
| 15 | 垂直信号線              | 102   | 中解像度領域             |
|    |                    | 103   | 低解像度領域             |

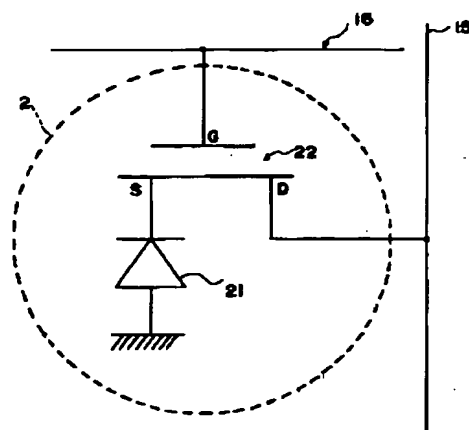
【図1】



【図2】

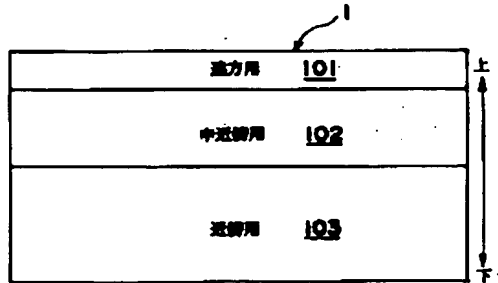


【図3】

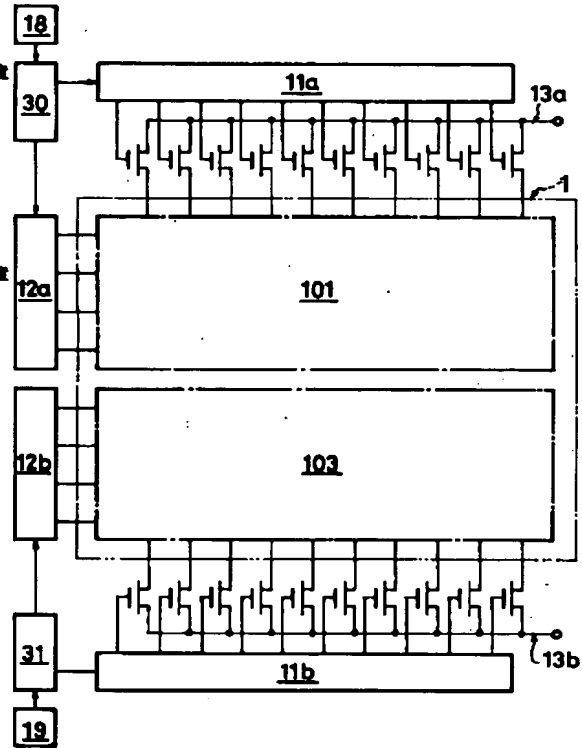




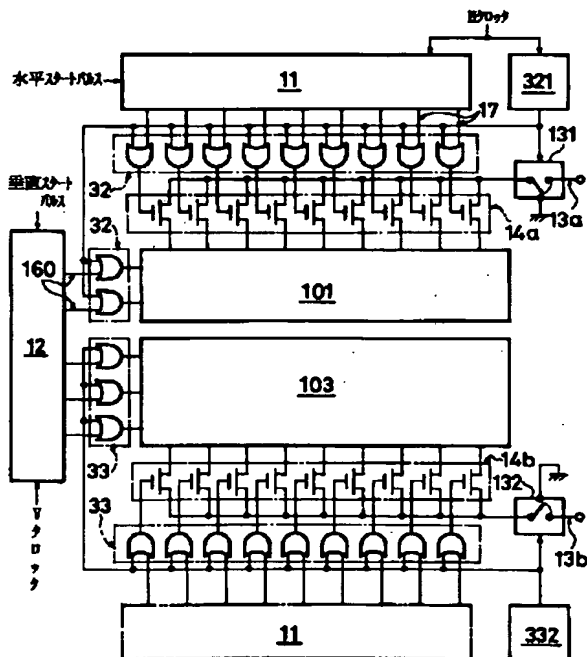
【図5】



【図4】



【図6】



【図8】

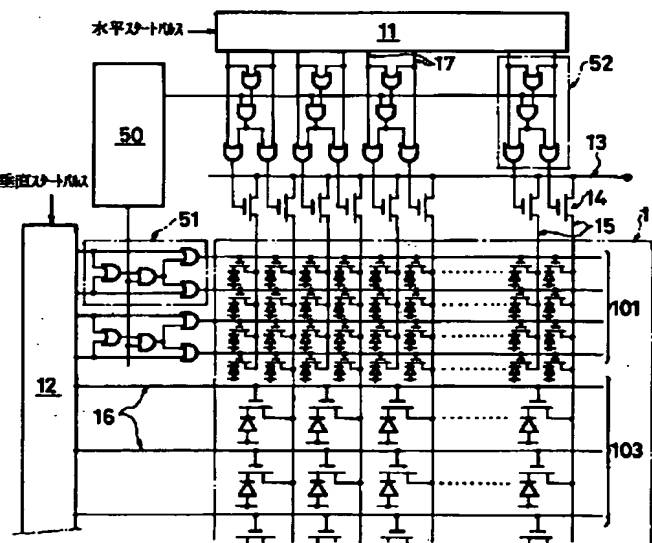


Figure 1 is a block diagram of a semiconductor device. The diagram shows a top layer 41 connected to a horizontal signal bus 17. Below this is a series of vertical signal lines 111, 112, 113, ..., 11(n-1), 11n. These lines are connected to a middle layer 14, which is further connected to a bottom layer 15. A control unit 12 is connected to the bottom layer 15 via a vertical signal bus 13. A power supply unit 42 is connected to the bottom layer 15 via a horizontal signal bus 13. The bottom layer 15 is connected to a large block 101, which is connected to a large block 103.